

15

Reference 2'

# SEMICONDUCTOR SUBSTRATE AND ITS MANUFACTURE

**Publication number:** JP11097379 (A)

**Publication date:** 1999-04-09

**Inventor(s):** YAMAUCHI SHOICHI; MATSUI MASAKI; OSHIMA HISAZUMI +

**Applicant(s):** DENSO CORP +

**Classification:**

- international: **H01L21/02; H01L21/265; H01L27/12; H01L21/02; H01L27/12;** (IPC1-7: H01L21/265; H01L27/12

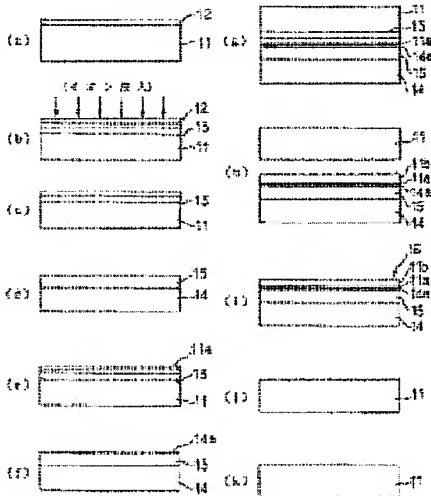
- European:

**Application number:** JP19980147939 19980528

**Priority number(s):** JP19980147939 19980528; JP19970199973 19970725

## Abstract of JP 11097379 (A)

**PROBLEM TO BE SOLVED:** To provide a semiconductor substrate with an increased reliability and to manufacture high-quality semiconductor substrates without decreasing the yield. **SOLUTION:** A method for manufacturing a semiconductor substrate includes a step for forming a protecting film 12 against contamination on a single crystal silicon substrate 11, a step for forming an ion implanted layer 13 on the single crystal silicon substrate 11, a step for eliminating a protecting film 12 against contamination, a step for forming an insulating film 15 on a base substrate 14, a step for making the surface of the single crystal silicon substrate 11 on the side of ion implantation and the surface of the insulating film 15 on the side of the base substrate 14 hydrophilic, a step for adhering the single crystal silicon substrate 11 and the base substrate 14 with their hydrophilic sides inside, a step for peeling the single crystal silicon substrate 11 from the ion implanted layer 13 by heat to form a single crystal silicon thin film 11b and so on to complete a SOI(silicon on insulator) substrate 16.



Data supplied from the **espacenet** database — Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-97379

(43) 公開日 平成11年(1999) 4月9日

(51) Int.Cl.<sup>6</sup>H 0 1 L 21/265  
27/12

識別記号

F I

H 0 1 L 21/265  
27/12Q  
B

審査請求 未請求 請求項の数22 O L (全 14 頁)

(21) 出願番号 特願平10-147939

(22) 出願日 平成10年(1998) 5月28日

(31) 優先権主張番号 特願平9-199973

(32) 優先日 平 9 (1997) 7 月25日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000004260

株式会社デンソー

愛知県刈谷市昭和町 1 丁目 1 番地

(72) 発明者 山内 庄一

愛知県刈谷市昭和町 1 丁目 1 番地 株式会  
社デンソー内

(72) 発明者 松井 正樹

愛知県刈谷市昭和町 1 丁目 1 番地 株式会  
社デンソー内

(72) 発明者 大島 久純

愛知県刈谷市昭和町 1 丁目 1 番地 株式会  
社デンソー内

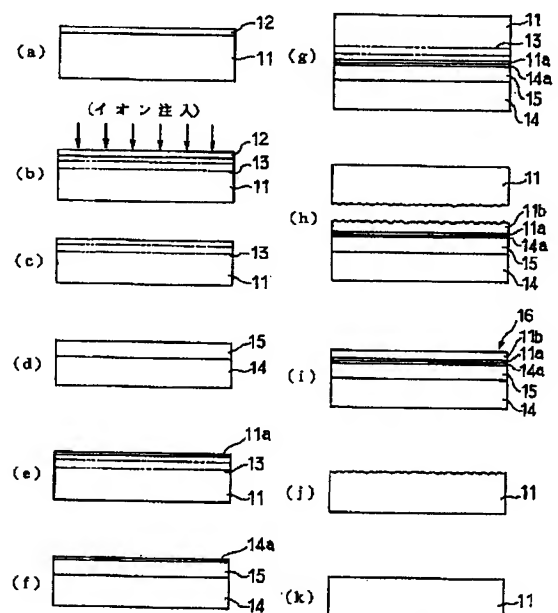
(74) 代理人 弁理士 佐藤 強

(54) 【発明の名称】 半導体基板及び半導体基板の製造方法

(57) 【要約】

【課題】 信頼性の向上を実現した半導体基板を提供すること、並びに高品質の半導体基板を歩留まりの低下を来たすことなく製造できるようにすること。

【解決手段】 (a) 単結晶シリコン基板 11 上に汚染保護膜 12 を形成する保護膜形成工程、(b) 単結晶シリコン基板 11 にイオン注入層 13 を形成するイオン注入工程、(c) 汚染保護膜 12 を除去する保護膜除去工程、(d) ベース基板 14 上に絶縁膜 15 を形成する絶縁膜形成工程、(e) ・ (f) 単結晶シリコン基板 11 のイオン注入側の表面並びにベース基板 14 側の絶縁膜 15 の表面に親水化処理を施す親水化処理工程、(g) 単結晶シリコン基板 11 及びベース基板 14 を親水化処理面で貼り合わせる貼り合わせ工程、(h) 熱処理により単結晶シリコン基板 11 をイオン注入層 13 部分で剥離して単結晶シリコン薄膜 11b を形成する剥離工程などを行い、SOI 基板 16 を完成させる。



11: 半導体基板材料  
11a: 自然酸化膜  
11b: 半導体膜  
12: 汚染保護膜  
13: イオン注入層  
14: ベース基板  
14a: 自然酸化膜  
15: 絶縁膜  
16: 半導体基板

## 【特許請求の範囲】

【請求項 1】 ベース基板（14）上に、当該ベース基板（14）と電気的に絶縁した状態で素子形成用の半導体層（11b）を設けて成る半導体基板（16）であって、

前記ベース基板（14）上に、所定深さにイオン注入層

（13）が形成された半導体基板材料（11）のイオン注入側の面を貼り合わせ、この貼り合わせ状態で熱処理を行うことにより、前記半導体基板材料（11）を前記イオン注入層（13）により形成される欠陥層領域部分

で剥離して前記半導体層（11b）を形成するようにした半導体基板（16）において、前記半導体層（11b）と前記ベース基板（14）とが、直接または自然酸化膜（11a、14a）を介して接合されていることを特徴とする半導体基板。

【請求項 2】 前記ベース基板（14）は、半導体材料により形成され、その上面に絶縁膜（15）が形成されていることを特徴とする請求項 1 記載の半導体基板。

【請求項 3】 ベース基板（14）上に、当該ベース基板（14）と電気的に絶縁した状態で素子形成用の半導体層（11b）を設けて成る半導体基板（16）の製造方法において、

前記ベース基板（14）とは別途に用意した半導体基板材料（11）上に汚染保護膜（12）を形成する保護膜形成工程と、

前記半導体基板材料（11）に対し前記汚染保護膜（12）側からイオン注入を行ってイオン注入層（13）を形成するイオン注入工程と、

このイオン注入後に前記半導体基板材料（11）上の汚染保護膜（12）を除去する保護膜除去工程と、

前記半導体基板材料（11）のイオン注入側の表面、並びに前記ベース基板（14）の表面に親水化処理を施す親水化処理工程と、

前記半導体基板材料（11）及びベース基板（14）を前記親水化処理面で貼り合わせる貼り合わせ工程と、熱処理を行うことによって前記半導体基板材料（11）を前記イオン注入層（13）により形成される欠陥層領域部分で剥離して前記半導体層（11b）を形成する剥離工程とを実行することを特徴とする半導体基板の製造方法。

【請求項 4】 請求項 3 記載の半導体基板の製造方法において、

前記半導体基板材料（11）とベース基板（14）との接合強度が、前記剥離工程での熱処理により剥離現象が生起される際に前記イオン注入層（13）で生ずる内部ガス膨張による応力より大きくなるように構成されることを特徴とする半導体基板の製造方法。

【請求項 5】 請求項 3 または 4 記載の半導体基板の製造方法において、

前記剥離工程での熱処理に先立って、前記貼り合わせ工

程で貼り合わされた前記半導体基板材料（11）とベース基板（14）との一体物に対して、前記剥離現象が生じない低温下で熱処理を施して両者間の接合強度を向上させ、この後に上記剥離工程で前記剥離現象が生ずる高温の熱処理を行うことを特徴とする半導体基板の製造方法。

【請求項 6】 請求項 3 ないし 5 の何れかに記載の半導体基板の製造方法において、

前記親水化処理工程では、前記半導体基板材料（11）のイオン注入側の表面、並びに前記ベース基板（14）の表面に自然酸化膜（11a、14a）を形成する処理を行うことを特徴とする半導体基板の製造方法。

【請求項 7】 請求項 3 ないし 5 の何れかに記載の半導体基板の製造方法において、

前記親水化処理工程では、前記半導体基板材料（11）のイオン注入側の表面、並びに前記ベース基板（14）の表面に水酸基を付着させる処理を行うことを特徴とする半導体基板の製造方法。

【請求項 8】 ベース基板（14）上に、当該ベース基板（14）と電気的に絶縁した状態で素子形成用の半導体層（11b）を設けて成る半導体基板（16'）の製造方法において、

前記ベース基板（14）とは別途に用意した半導体基板材料（11）上に汚染保護膜（12）を形成する保護膜形成工程と、

前記半導体基板材料（11）に対し前記汚染保護膜（12）側からイオン注入を行ってイオン注入層（13）を形成するイオン注入工程と、

このイオン注入後に前記半導体基板材料（11）上の汚染保護膜（12）の上面部分を除去する保護膜除去工程と、

この保護膜除去工程を経た前記半導体基板材料（11）の汚染保護膜（12）の表面、並びに前記ベース基板（14）の表面に親水化処理を施す親水化処理工程と、

前記半導体基板材料（11）及びベース基板（14）を前記親水化処理面で貼り合わせる貼り合わせ工程と、

熱処理を行うことによって前記半導体基板材料（11）を前記イオン注入層（13）により形成される欠陥層領域部分で剥離して前記半導体層（11b）を形成する剥離工程とを実行することを特徴とする半導体基板の製造方法。

【請求項 9】 請求項 8 記載の半導体基板の製造方法において、

前記半導体基板材料（11）とベース基板（14）との接合強度が、前記剥離工程での熱処理により剥離現象が生起される際に前記イオン注入層（13）で生ずる内部ガス膨張による応力より大きくなるように構成されることを特徴とする半導体基板の製造方法。

【請求項 10】 請求項 8 または 9 記載の半導体基板の製造方法において、

前記保護膜除去工程では、化学エッチング、若しくは化学エッチングと機械的研磨とを組み合わせることにより、前記汚染保護膜（１２）における汚染領域の除去並びにその表面の平坦化を行うことを特徴とする半導体基板の製造方法。

【請求項 11】 請求項 8 ないし 10 の何れかに記載の半導体基板の製造方法において、前記剥離工程での熱処理に先立って、前記貼り合わせ工程で貼り合わされた前記半導体基板材料（１１）とベース基板（１４）との一体物に対して、前記剥離現象が生じない低温下で熱処理を施して両者間の接合強度を向上させ、この後に上記剥離工程で前記剥離現象が生ずる高温の熱処理を行うことを特徴とする半導体基板の製造方法。

【請求項 12】 請求項 8 ないし 11 の何れかに記載の半導体基板の製造方法において、前記親水化処理工程では、前記保護膜除去工程を経た前記半導体基板材料（１１）の汚染保護膜（１２）の表面、並びに前記ベース基板（１４）の表面に自然酸化膜（１１a、１４a）を形成する処理を行うことを特徴とする半導体基板の製造方法。

【請求項 13】 請求項 8 ないし 11 の何れかに記載の半導体基板の製造方法において、前記親水化処理工程では、前記保護膜除去工程を経た前記半導体基板材料（１１）の汚染保護膜（１２）の表面、並びに前記ベース基板（１４）の表面に水酸基を付着させる処理を行うことを特徴とする半導体基板の製造方法。

【請求項 14】 請求項 3 ないし 13 の何れかに記載の半導体基板の製造方法において、前記ベース基板（１４）の材料として半導体材料を使用し、前記親水化処理工程に先立って、前記ベース基板（１４）上に絶縁膜（１５）を形成する絶縁膜形成工程を行うことを特徴とする半導体基板の製造方法。

【請求項 15】 請求項 3 ないし 14 の何れかに記載の半導体基板の製造方法において、前記剥離工程の実行後に、その剥離工程での熱処理温度より高温の熱処理を行うことにより、前記半導体基板材料（１１）及びベース基板（１４）間の貼り合わせ面の接合強度を増大させる熱処理工程を実行することを特徴とする半導体基板の製造方法。

【請求項 16】 請求項 3 ないし 14 の何れかに記載の半導体基板の製造方法において、前記剥離工程の実行後に前記半導体層（１１b）の剥離面の表面段差を除去する平坦化工程を行うことを特徴とする半導体基板の製造方法。

【請求項 17】 請求項 15 記載の半導体基板の製造方法において、前記熱処理工程の実行後に前記半導体層（１１b）の剥

離面の表面段差を除去する平坦化工程を行うことを特徴とする半導体基板の製造方法。

【請求項 18】 請求項 16 または 17 記載の半導体基板の製造方法において、前記平坦化工程では、前記半導体層（１１b）の剥離面を化学的機械的研磨することを特徴とする半導体基板の製造方法。

【請求項 19】 請求項 16 または 17 記載の半導体基板の製造方法において、

前記半導体層（１１b）の表面に半導体化合物より成る被覆膜（１７）を予め形成しておき、

前記平坦化工程では、上記被覆膜（１７）をエッチングすることにより半導体層（１１b）の剥離面の表面段差を除去することを特徴とする半導体基板の製造方法。

【請求項 20】 請求項 17 記載の半導体基板の製造方法において、

前記熱処理工程の実行時に、前記半導体層（１１b）の表面に半導体酸化物または半導体窒化物を成膜して成る被覆膜（１７）を予め形成しておき、

前記平坦化工程では、上記被覆膜（１７）をエッチングすることにより半導体層（１１b）の剥離面の表面段差を除去することを特徴とする半導体基板の製造方法。

【請求項 21】 請求項 3 ないし 20 の何れかに記載の半導体基板の製造方法において、

前記剥離工程での熱処理に、ランプアニール装置或いはレーザ照射アニール装置などの昇温レートが高いアニール装置を利用することを特徴とする半導体基板の製造方法。

【請求項 22】 請求項 15、17、20 の何れかに記載の半導体基板の製造方法において、

前記熱処理工程での熱処理に、ランプアニール装置或いはレーザ照射アニール装置などの昇温レートが高いアニール装置を利用することを特徴とする半導体基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ベース基板上に、そのベース基板と電氣的に絶縁した状態で素子形成用の半導体層を設けて成る半導体基板及びその製造方法に関する。

【0002】

【従来の技術】この種の半導体基板としては、例えば、半導体層としてシリコン単結晶膜を設ける構成の SOI (Silicon On Insulator) 基板がある。これは、シリコン基板上に絶縁用の酸化膜を形成すると共に、その上にシリコン単結晶膜を形成した構造を有するもので、このような半導体基板を用いることにより、基板との絶縁分離工程を別途に実施する必要がなくなり、分離性能が良く、高い集積度でシリコン単結晶膜に素子を形成して集積回路を作り込むことができるものである。

10

20

30

40

50

【0003】このようなSOI構造のためのシリコン単結晶膜の製造方法としては、従来より種々の方法が採用されているが、その中で以下のような3段階の工程を経て製造するようにした半導体薄膜製造技術が特開平5-211128号公報に開示されている。以下に、その製造方法について図8を用いて説明する。

【0004】まず、第1段階として、上面に酸化膜などの汚染保護膜1aが成膜された半導体基板材料1中へ、その汚染保護膜1a側から水素ガス若しくは希ガスをイオン注入することにより（図8（a）参照）、半導体基板材料1の所定深さに注入イオンが分布したイオン注入領域2を形成する。次に、第2段階として、この半導体基板材料1のイオン注入側の面に、少なくとも1つの剛性材料から形成されたベース基板3を貼り合わせ法などにより結合させる（図8（b）参照）。この場合のベース基板3は半導体製の基板を用いることが可能で最終的にSOI基板を形成させるという点では、酸化膜のような絶縁膜4を成膜させた状態としておくことが望ましい。

【0005】さらに、第3段階として、半導体基板材料1及びベース基板3の一对物に対して熱処理を施すことにより、イオン注入領域2に形成されるマイクロボイド（微小気泡）部分を境界として半導体基板材料1と薄膜部分が分離するように剥離し、ベース基板3上に絶縁膜4などを介してシリコン単結晶膜5が接着された構造のSOI基板6が形成される（図8（c）参照）。

【0006】実際には、剥離された面には数nm程度の表面段差及び欠陥層が存在するため、その剥離面に研磨処理及びエッチング処理などを施してシリコン単結晶膜5を平坦に仕上げると共に所定膜厚（例えば0.1μm）に調整してSOI基板6を完成させるものである（図8（d）参照）。

#### 【0007】

【発明が解決しようとする課題】ところで、上記のような工程を経てSOI基板6を製造する場合、実際には以下に述べるような問題点が発生することがある。即ち、図9に示すように、前述した第3段階の熱処理工程において、前記マイクロボイド部分での剥離現象が生じたにもかかわらず、本来はベース基板3側のシリコン単結晶膜5となるべき半導体基板材料1側の剥離想定領域が、当該半導体基板材料1側に部分的に残置されたままになるという現象が発生することがある（残置部分に符号Qを付して示す）。この結果、ベース基板3上には不均一に剥離したシリコン層が付着した状態となる。このような現象が発生した場合には、SOI基板6の大幅な品質悪化を来すと共に、歩留まりが悪化するという問題点が出てくる。尚、図9では、残置部分Qが発生する現象を、作図上の制約から模式的に示したが、実際には半導体基板材料1の全域に分散した多数箇所が発生するものである。

【0008】上記のような現象は、半導体基板材料1及びベース基板3間の貼り合わせが、その貼り合わせ領域の全体で均一に行われていないために発生すると想定される。このような貼り合わせ状態の欠陥の原因としては、現在のところ、イオン注入工程の実行に伴い、半導体基板材料1上の汚染保護膜1aの平坦性が損なわれることや、汚染物が汚染保護膜の表面付近に偏析した状態で残存することなどが考えられる。また、このような貼り合わせ欠陥が内在した状態では、図9に示すような現象が発生しなかった場合でも、絶縁膜3とシリコン単結晶膜との間の接合強度が不十分になる恐れがあり、これがSOI基板6の信頼性を低下させる原因になる。

【0009】そこで、本発明の目的は、第1に、ベース基板とこのベース基板上に電気的に絶縁された状態で設けられた半導体層との接合強度を大にし得て信頼性の向上を実現できる半導体基板を提供することにある、第2に、高品質の半導体基板を歩留まりの低下を来たすことなく製造できるようになる半導体基板の製造方法を提供することにある。

#### 【0010】

【課題を解決するための手段】請求項1記載の発明のように、ベース基板（14）上に、これと電気的に絶縁した状態で素子形成用の半導体層（11b）を設ける構成とした半導体基板において、半導体層（11b）とベース基板（14）とを、直接または自然酸化膜（11a、14a）を介して接合する構成とした場合には、それらの間の接合強度が大きくなるものであり、その信頼性が向上するようになる。

【0011】請求項3記載の半導体基板の製造方法によれば、保護膜形成工程において、ベース基板（14）とは別途に用意された半導体基板材料（11）上に汚染保護膜（12）が形成される共に、イオン注入工程において、上記半導体基板材料（11）に対し前記汚染保護膜（12）側からイオン注入を行われてイオン注入層（13）が形成されるものであり、そのイオン注入層（13）は、当該半導体基板材料（11）の表面と平行な分布状態となる。

【0012】次いで、保護膜除去工程において、半導体基板材料（11）上の汚染保護膜（12）が除去された後に、親水化処理工程において、半導体基板材料（11）のイオン注入側の表面、並びに前記ベース基板（14）の表面に親水化処理が施され、さらに、貼り合わせ工程において、上記半導体基板材料（11）及びベース基板（14）が親水化処理面で貼り合わされる。この後には、剥離工程において熱処理が施されるものであり、この熱処理に伴い、半導体基板材料（11）にあつては、イオン注入層（13）により形成される欠陥層領域部分で微小気泡が凝集してマクロな気泡を生じ、これにより当該欠陥層領域部分を境界とした剥離が生ずる。この結果、薄膜状の半導体層（11b）がベース基板（1

4) 上に電氣的に絶縁された状態で積層された基板構造(SOI構造に相当)を形成できることになる。

【0013】このような製造方法によれば、半導体基板材料(11)とベース基板(14)とを貼り合わせるための貼り合わせ工程が行われる前に、当該半導体基板材料(11)上の汚染保護膜(12)が除去されることになるから、イオン注入工程の実行に伴い、当該汚染保護膜(12)の平坦性が損なわれたり、或いは汚染保護膜(12)の表面付近に汚染物が偏析した状態で残存するような状況に陥った場合であっても、半導体基板材料(11)及びベース基板(14)間の貼り合わせ状態を、その貼り合わせ領域の全体で均一な状態にすることができるようになる。

【0014】この結果、剥離工程の実行時において、半導体基板材料(11)の剥離現象が欠陥層領域部分の全体で均一に進行するようになるため、従来のように、本来はベース基板(14)上の半導体層(11b)となるべき半導体基板材料(11)側の剥離想定領域が、当該半導体基板材料(11)側に部分的に残置されたままになる現象が発生することがなくなる。このため、製造対象の半導体基板の品質を高めることができると共に、歩留まりが向上するようになる。

【0015】請求項4記載の半導体基板の製造方法のように、半導体基板材料(11)とベース基板(14)との接合強度が、剥離工程での熱処理により剥離現象が生じられる際に前記イオン注入層(13)で生ずる内部ガス膨張による応力より大きくなるように構成された場合には、当該剥離工程において良好な剥離現象を期待できるようになる。

【0016】請求項5記載の製造方法のように、貼り合わせ工程で貼り合わされた半導体基板材料(11)とベース基板(14)との一体物に対して、イオン注入層(13)により形成される欠陥層領域部分での剥離現象が生じない低温下で熱処理を施して両者間の接合強度を向上させるという熱処理を施した後に剥離工程を行うように構成された場合には、それら半導体基板材料(11)とベース基板(14)との接合強度を、剥離工程での熱処理により剥離現象が生じられる際にイオン注入層(13)で生ずる内部ガス膨張による応力より大きくすることが可能となり、結果的に当該剥離工程において良好な剥離現象を期待できるようになる。

【0017】請求項6記載の半導体基板の製造方法によれば、親水化処理工程において、前記半導体基板材料(11)のイオン注入側の表面、並びに前記ベース基板(14)の表面に自然酸化膜(11a、14a)が形成されることになる。このため、その後に貼り合わせ工程、剥離工程を経て製造された半導体基板にあっては、その半導体層(11b)とベース基板(14)とが自然酸化膜(11a、14a)を介して接合された状態なるから、それら半導体層(11b)及びベース基板(1

4) 間の接合強度が大きくなって、その信頼性が向上するようになる。

【0018】請求項7記載の半導体基板の製造方法によれば、親水化処理工程において、前記半導体基板材料(11)のイオン注入側の表面、並びに前記ベース基板(14)の表面に水酸基が付着されることになり、この水酸基が半導体基板材料(11)及びベース基板(14)間の接合を促進するように作用する。このような親水化処理工程及びその後の貼り合わせ工程、剥離工程を経て製造された半導体基板にあっては、その半導体層(11b)とベース基板(14)とが直接的に接合された状態となるから、それら半導体層(11b)及びベース基板(14)間の接合強度が大きくなって、その信頼性が向上するようになる。

【0019】請求項8記載の半導体基板の製造方法によれば、保護膜形成工程において、ベース基板(14)とは別途に用意された半導体基板材料(11)上に汚染保護膜(12)が形成される共に、イオン注入工程において、上記半導体基板材料(11)に対し前記汚染保護膜(12)側からイオン注入を行われてイオン注入層(13)が形成されるものであり、そのイオン注入層(13)は、当該半導体基板材料(11)の表面と平行な分布状態となる。

【0020】次いで、保護膜除去工程において、半導体基板材料(11)上の汚染保護膜(12)の上面部分が除去された後に、親水化処理工程において、半導体基板材料(11)の汚染保護膜(12)の表面、並びに前記ベース基板(14)の表面に親水化処理が施され、さらに、貼り合わせ工程において、上記半導体基板材料(11)及びベース基板(14)が親水化処理面で貼り合わされる。この後には、剥離工程において熱処理が施されるものであり、この熱処理に伴い、半導体基板材料(11)にあっては、イオン注入層(13)により形成される欠陥層領域部分で微小気泡が凝集してマクロな気泡を生じ、これにより当該欠陥層領域部分を境界とした剥離が生ずる。この結果、薄膜状の半導体層(11b)がベース基板(14)上に電氣的に絶縁された状態で積層された基板構造(SOI構造に相当)を形成できることになる。

【0021】このような製造方法によれば、半導体基板材料(11)とベース基板(14)とを貼り合わせるための貼り合わせ工程が行われる前に、当該半導体基板材料(11)上の汚染保護膜(12)の上面部分が除去されることになるから、イオン注入工程の実行に伴い、当該汚染保護膜(12)の平坦性が損なわれたり、或いは汚染保護膜(12)の表面付近に汚染物が偏析した状態で残存するような状況に陥った場合であっても、半導体基板材料(11)及びベース基板(14)間の貼り合わせ状態を、その貼り合わせ領域の全体で均一な状態にすることができるようになる。

【0022】この結果、剥離工程の実行時において、半導体基板材料(11)の剥離現象が欠陥層領域部分の全体で均一に進行するようになるため、従来のように、本来はベース基板(14)上の半導体層(11b)となるべき半導体基板材料(11)側の剥離想定領域が、当該半導体基板材料(11)側に部分的に残置されたままになる現象が発生することがなくなる。このため、製造対象の半導体基板の品質を高めることができると共に、歩留まりが向上するようになる。

【0023】請求項9記載の半導体基板の製造方法のように、半導体基板材料(11)とベース基板(14)との接合強度が、剥離工程での熱処理により剥離現象が生じられる際に前記イオン注入層(13)で生ずる内部ガス膨張による応力より大きくなるように構成された場合には、当該剥離工程において良好な剥離現象を期待できるようになる。

【0024】請求項10記載の半導体基板の製造方法のように、汚染保護膜(12)の上面部分を除去するための前記保護膜除去工程において、化学エッチング、若しくは化学エッチングと機械的研磨とを組み合わせることにより、上記汚染保護膜(12)における汚染領域の除去並びにその表面の平坦化を行う構成とした場合には、汚染保護膜(12)表面の平坦性が高められるようになるため、その汚染保護膜(12)を介して貼り合わされる半導体基板材料(11)とベース基板(14)との接合強度を十分に高め得るようになる。

【0025】請求項11記載の製造方法のように、貼り合わせ工程で貼り合わされた半導体基板材料(11)とベース基板(14)との一体物に対して、イオン注入層(13)により形成される欠陥層領域部分での剥離現象が生じない低温下で熱処理を施して両者間の接合強度を向上させるという熱処理を施した後に剥離工程を行うように構成された場合には、それら半導体基板材料(11)とベース基板(14)との接合強度を、剥離工程での熱処理により剥離現象が生じられる際にイオン注入層(13)で生ずる内部ガス膨張による応力より大きくすることが可能となり、結果的に当該剥離工程において良好な剥離現象を期待できるようになる。

【0026】請求項15記載の半導体基板の製造方法によれば、熱処理工程において、剥離工程での熱処理温度より高温の熱処理を行うことにより、半導体基板材料(11)及びベース基板(14)間の貼り合わせ面の接合強度が増大されるようになるから、製造対象の半導体基板における半導体層(11b)及びベース基板(14)間の接合強度が大きくなって、その信頼性をさらに向上させ得るようになる。

【0027】請求項21或いは22に記載の半導体基板の製造方法のように、前述した剥離工程での熱処理或いは熱処理工程での熱処理にランプアニール装置或いはレーザ照射アニール装置などの昇温レートが高いアニール

装置を利用する場合には、それらの熱処理時におけるスループットを向上させ得るようになる。尚、このようなアニール装置の利用が可能になるのは、欠陥層領域部分での剥離現象が瞬間的に発生するからである。

#### 【0028】

##### 【発明の実施の形態】

(第1の実施の形態)以下、本発明の第1実施例について図1を参照しながら説明する。尚、図1は、SOI基板の製造工程を模式的な断面図により示したものである。即ち、図1(a)に示す保護膜形成工程では、例えば単結晶シリコン基板11(本発明でいう半導体基板材料に相当)上に、熱酸化による成膜、またはCVD法やPVD法のような堆積法によって、均一な膜厚のシリコン酸化膜より成る汚染保護膜12を形成する。尚、この汚染保護膜12は、後述するイオン注入工程において単結晶シリコン基板11が重金属などにより汚染される事態を防止するためのものであり、その膜厚は好ましくは50~100nm程度に設定される。

【0029】この後、図1(b)に示すイオン注入工程では、単結晶シリコン基板11に対し、図中に矢印で示すように汚染保護膜12側から水素イオン若しくは希ガスイオンを注入することにより、当該単結晶シリコン基板11の表面と平行な分布状態のイオン注入層13を形成する。このイオン注入工程でのドーズ量は、水素イオンの場合で、 $1 \times 10^{16}$  atoms/cm<sup>2</sup>以上、好ましくは $5 \times 10^{16}$  atoms/cm<sup>2</sup>以上に設定する。また、イオン注入エネルギー(加速電圧)は、イオン注入層13を形成する深さに応じて設定することになる。尚、注入イオンとしては、上述した水素及び希ガス以外に、酸素、塩素、フッ素など種々のものを利用することが考えられる。

【0030】図1(c)に示す保護膜除去工程では、単結晶シリコン基板11上の汚染保護膜12を、例えばフッ酸水溶液を用いた化学エッチングにより全部除去する。尚、汚染保護膜12の除去を、機械研磨やドライエッチングにより行うことも可能である。

【0031】一方、図1(d)に示す絶縁膜形成工程では、例えば単結晶シリコン基板より成るベース基板14上に、熱酸化による成膜、またはCVD法やPVD法のような堆積法によって、均一な膜厚のシリコン酸化膜より成る絶縁膜15を形成する。尚、この絶縁膜15は、最終的にSOI構造を形成した場合に埋込酸化膜になるものであり、その膜厚はSOI基板の設計形状に応じた値に設定される。

【0032】図1(e)、(f)に示す親水化処理工程では、単結晶シリコン基板11のイオン注入側の表面、並びに前記ベース基板14側の絶縁膜15の表面に親水化処理を施す。具体的には、この親水化処理は、例えば90~120℃程度に保温された硫酸と過酸化水素水との混合溶液(H<sub>2</sub>SO<sub>4</sub>:H<sub>2</sub>O<sub>2</sub>=4:1)による洗



浄を20分間程度行った後に純水による流水洗浄を20分間程度行うことにより、単結晶シリコン基板11のイオン注入側の表面、並びにベース基板14側の絶縁膜15の表面に自然酸化膜11a及び14aをそれぞれ形成することにより達成される。

【0033】次に、図1(g)に示す貼り合わせ工程では、上記単結晶シリコン基板11とベース基板14とを、それらの親水化処理面(自然酸化膜11a及び14a)で貼り合わせる。尚、この貼り合わせは、各基板11及び14の親水化処理面に存するシラノール基及び水分子の水素結合による接着作用により行われる。

【0034】この後、図1(h)に示す剥離工程では、単結晶シリコン基板11及びベース基板14の一体物に対して熱処理を施すことによって、単結晶シリコン基板11をイオン注入層13により形成される欠陥層領域部分で剥離するものであり、これにより、ベース基板14上に絶縁膜15を介して単結晶シリコン薄膜11b(本発明という半導体層に相当)が積層された形態のSOI構造が形成されることになる。

【0035】この場合、具体的には、イオン注入層13が水素イオンにより形成されたものであった場合には、400～600℃程度で熱処理を行うことが好ましく、斯様な熱処理に応じて、イオン注入層13により形成される欠陥層領域部分で、微小気泡が凝集してマクロな気泡を生じ、この気泡の内部ガス膨張によって当該欠陥層領域部分を境界とした剥離が生ずることになる。

【0036】このような剥離現象を成立させるためには、単結晶シリコン基板11とベース基板14との接合強度を、上記熱処理時に生ずる前記気泡の内部ガス膨張による応力に耐え得る状態にする必要がある。

【0037】一般的に、シリコン基板の接合工程においては、室温での貼り合わせ後に熱処理を行うことにより接合状態が強化される。このような接合強度と熱処理条件との関係については、例えば、阿部孝夫・他による『シリコンと石英ウエーハの貼り合わせにおける水素結合の役割』・SDM90-156(1990/電子情報\*

$$P = R \cdot nH \cdot T / NA \quad [\text{kgf/cm}^2] \quad \dots\dots (1)$$

但し、R:気体定数(84.7833cm<sup>3</sup>・kgf/cm<sup>2</sup>・mol<sup>-1</sup>・K<sup>-1</sup>)、nH:水素濃度(atoms/cm<sup>3</sup>)、NA:アボガドロ数(6.022045×10<sup>23</sup>mol<sup>-1</sup>)である。

【0042】一方、上述のような剥離現象が生じるのに必要な水素イオン注入量は、加速電圧80KeVの場合で3～4×10<sup>16</sup>atoms/cm<sup>2</sup>がしきい値になることが実験的に確認されている。ここで、図3には、シリコン中に注入された水素の分布についてSIMS(2次イオン質量分析法)により測定した結果を示すが、安定した剥離現象が生ずるイオン注入量(a):5×10<sup>16</sup>atoms/cm<sup>2</sup>の場合と、上記しきい値程度のイオン注入量

(b):3×10<sup>16</sup>atoms/cm<sup>2</sup>の場合とでは、水素分布のピーク位置において水素濃度の差が見られる。言い

\*通信学会)や、Takao Abe, et al.: "Silicon Wafer Bonding Mechanism for Silicon-on-Insulator Structures": Japanese Journal of Appl. Phys. Vol.29, No. 12, December, 1990, pp.L2311-L2314 などにより、高温長時間の熱処理を行うことにより、接合強度が増加することが知られている。

【0038】図2中には、前記図1(g)の貼り合わせ工程の実行に応じて貼り合わされた状態となった単結晶シリコン基板11及びベース基板14の一体物より成る試料を多数個用意し、複数個ずつの試料について、温度を複数段階(例えば150℃、250℃、350℃)に異ならせた各状態で30分間の熱処理を施した後に、両基板11及び14間の接合強度を実際に測定した結果が示されている。この図2からは、処理温度が高くなるのに応じて接合強度が増していることが分かる。

【0039】図1(g)の貼り合わせ工程を経た単結晶シリコン基板11及びベース基板14においては、熱処理を行うことにより両基板11及び14間の接合状態を強化できるものであり、上記貼り合わせ工程後に行われる剥離工程(図1(h))では、400～600℃程度の温度領域で剥離現象が生ずることになる。このような剥離現象は、例えば、Xiang Lu, et. al.: "Hydrogen induced silicon surface layer cleavage": Appl. Phys. Lett. 71(13), 29 September (page 1804~1806)に示されるように、単結晶シリコン基板11中のイオン注入層13中に偏析した未結合の水素が集まった気泡によって引き起こされていると考えらる。つまり、この気泡内の水素ガスが熱処理により膨張することで、単結晶シリコン基板11中のイオン注入層13内で応力が生じ、その応力により単結晶シリコン基板11において剥離現象が引き起こされることになる。

【0040】この場合、上記のような水素ガス膨張による応力P(kgf/cm<sup>2</sup>)は、一般的に用いられる理想気体の状態方程式を適用すると、熱処理温度T(K)に対して以下の関係式で表現することができる。

【0041】

換えると、図3からは、水素分布のピーク位置の水素濃度が2～3×10<sup>21</sup>atoms/cm<sup>3</sup>を越えた状態で剥離現象が生ずることが分かる。

【0043】この場合、剥離現象が生じると考えられる位置である上記ピーク位置における濃度差は、偏析する水素ガスによる気泡の形成に関連していると考えらるものである。つまり、(b)の場合には、イオン注入層13により形成される欠陥層内には気泡が形成されず、

(a)の場合には、(b)に比べて余剰に分布している水素が気泡の形成に関与していると考えられる。要するに、前記(1)式で表される応力Pを引き起こす水素は、シリコン中に注入された水素のうち気泡内に偏析する水素ガスの濃度であると考えられ、2～3×10<sup>21</sup>



atoms/cm<sup>3</sup> を越えた水素濃度 nH が剥離現象を引き起こすことになる。

【0044】図3中には、(1)式に基づいて算出した応力Pについても示されている。尚、このときのイオン注入条件は、加速電圧80KeV、ドーズ量は $5 \times 10^{16}$  atoms/cm<sup>2</sup>である。このような算出結果は、剥離工程(図1(h)参照)で行われる400~600℃程度での熱処理時においては、約300(kgf/cm<sup>2</sup>)以上の応力が発生することで剥離現象が起きていることを示している。また、加速電圧やドーズ量などのイオン注入条件を変えることにより、水素分布のピーク位置での水素濃度や分布状態も変化するため、剥離現象が生じるために必要な水素濃度のしきい値である $2 \sim 3 \times 10^{21}$  atoms/cm<sup>3</sup>に対する差分も上記の注入条件に依存することになり、これに応じて発生する応力Pも変化することになる。

【0045】従って、剥離工程において良好な剥離現象を成立させるためには、単結晶シリコン基板11とベース基板14との接合強度が、当該剥離工程での熱処理により剥離現象が生起される際に、イオン注入層13での内部ガス膨張による応力Pより大きくなるように設定することが必要となってくる。そこで、本実施例では、単結晶シリコン基板11とベース基板14との接合強度を、剥離工程での熱処理の実行時においてイオン注入層13で内部ガス膨張により発生する応力より大きくなるように設定している。

【0046】具体的には、例えば、剥離工程での熱処理に先立って、貼り合わせ工程で貼り合わされた単結晶シリコン基板11とベース基板14との一物体に対して、上記のような剥離現象が生じない低温下(例えば、図2を参照した場合、300℃強~400℃、望ましくは350~400℃)での熱処理を例えば1時間程度施して両者間の接合強度を向上させ、この後に上記剥離工程で剥離現象が生ずる高温(400~600℃)の熱処理を行う。このような接合強度の向上のための熱処理が行われた場合、図2で例示した単結晶シリコン基板11及びベース基板14の接合に関しては、その接合強度が、400~600℃の温度領域においてイオン注入層13での内部ガス膨張による応力Pより大きくなる。尚、このような接合強度の向上のための熱処理と剥離工程での熱処理とは、同一のアニール装置を利用した連続熱処理工程として行うことができる。また、上記接合強度を向上させるための熱処理時においては、昇温レートを例えば1℃/分程度に設定した状態で、400℃未満に設定された目標温度まで徐々に昇温させるというような手法も採用できる。

【0047】但し、接合強度の向上のための上記熱処理工程は必ずしも必要ではなく、貼り合わせ面の条件の如何などによっては、単結晶シリコン基板11とベース基板14との接合強度が、剥離工程での熱処理の実行時に

においてイオン注入層13で内部ガス膨張により発生する応力より大きくなる場合があるから、このような場合には当該熱処理は不要となるものである。

【0048】一方、上述した剥離工程によって単結晶シリコン基板11から単結晶シリコン薄膜11bを剥離した後は、具体的に図示しないが、引き続いて熱処理工程を実行する。この熱処理工程では、剥離工程での熱処理温度より高温(好ましくは1000℃~1200℃程度)以上の熱処理を施すことにより、ベース基板14側の絶縁膜15(埋込酸化膜)と単結晶シリコン薄膜11bとの貼り合わせ面の接合強度を強化する。

【0049】尚、上記のような剥離工程及び熱処理工程での熱処理は、一般的な電気炉アニール装置を用いて行うことができるが、本実施例では、ランプアニール装置或いはレーザ照射アニール装置などのような昇温レートが高いアニール装置を利用して、処理時間が数十秒~数分程度の短時間アニールを行う構成としている。このことは、欠陥層領域部分での剥離現象が瞬間的に生じるため可能となる。

【0050】また、上記のような単結晶シリコン薄膜11bの剥離面には、イオン注入に伴い形成された欠陥層が残存すると共に、数nm~数十nm程度の微小段差が生ずるものである。このため、本実施例では、上記剥離面を機械研磨することによって、単結晶シリコン薄膜11b上の欠陥層及び微小段差を除去するという平坦化工程(図1(i)参照)を実行する構成としている。このような平坦化工程の実行に応じて、最終的に、図1

(i)に示すようなSOI基板16(本発明でいう半導体基板に相当)、つまりベース基板14上に絶縁膜15を介して素子形成用の単結晶シリコン薄膜11bを設けた形態のSOI基板16を完成させるようにしている。但し、上記平坦化工程は必要に応じて行えば良いものである。

【0051】一方、剥離工程を経て単結晶シリコン薄膜11b部分が剥離された単結晶シリコン基板11は、これを再び他のSOI基板16の製造に供するようにしている。このため、図1(j)及び(k)に示すように、単結晶シリコン基板11の剥離面を機械研磨するという再生用の平坦化工程を実行することによって、その剥離面に残存する欠陥層及び微小段差を除去し、斯様な単結晶シリコン基板11を利用して前述した保護膜形成工程(図1(a)参照)以降の工程を行う構成としている。

【0052】上記した本実施例によれば、単結晶シリコン基板11とベース基板14とを貼り合わせるための貼り合わせ工程が行われる前に、保護膜除去工程において、当該単結晶シリコン基板11上の汚染保護膜12が除去されることになるから、イオン注入工程の実行に伴い、当該汚染保護膜12の平坦性が損なわれたり、或いは汚染保護膜12の表面付近に汚染物が偏析した状態で残存するような状況に陥った場合であっても、単結晶シ

リコン基板 1 1 及びベース基板 1 4 間の貼り合わせ状態を、その貼り合わせ領域の全体で均一な状態にすることができるようになる。

【0053】この結果、剥離工程の実行時において、単結晶シリコン基板 1 1 から単結晶シリコン薄膜 1 1 b が剥離する現象が、イオン注入層 1 3 により形成される欠陥層領域部分の全体で均一に進行するようになるため、従来のように、本来はベース基板 1 4 上の単結晶シリコン薄膜 1 1 b となるべき単結晶シリコン基板 1 1 側の剥離想定領域が、当該シリコン基板 1 1 側に部分的に残置されたままになる現象（図 9 参照）が発生することがなくなる。このため、製造対象の S O I 基板 1 6 の品質を高めることができると共に、歩留まりが向上するようになる。

【0054】また、本実施例では、上記貼り合わせ工程の前に実行される親水化処理工程において、前記単結晶シリコン基板 1 1 のイオン注入側の表面、並びに前記ベース基板 1 4 側の絶縁膜 1 5 の表面に自然酸化膜 1 1 a 及び 1 4 a がそれぞれ形成されることになる。このため、その後貼り合わせ工程、剥離工程及び熱処理工程を経て製造された S O I 基板 1 6 にあっては、単結晶シリコン薄膜 1 1 b と絶縁膜 1 5 とが、非常に小さい膜厚（例えば分子膜レベル）の自然酸化膜 1 1 a 及び 1 4 a を介して接合された状態となるから、それら単結晶シリコン薄膜 1 1 b 及び絶縁膜 1 5 間の接合強度が大きくなって、その S O I 基板 1 6 の信頼性が向上するようになる。

【0055】さらに、本実施例では、単結晶シリコン基板 1 1 とベース基板 1 4 との接合強度が、剥離工程での熱処理の実行時においてイオン注入層 1 3 で内部ガス膨張により発生する応力より大きくなるように設定したから、当該剥離工程において良好な剥離現象を期待できるようになる。

【0056】また、本実施例によれば、剥離工程の実行後において、その剥離工程での熱処理温度（400～600℃程度）より高温（好ましくは1000℃～1200℃程度）の熱処理を行うことにより、単結晶シリコン薄膜 1 1 b 及び絶縁膜 1 5 間の貼り合わせ面の接合強度が増大するようにしているから、最終的に得られる S O I 基板 1 6 における単結晶シリコン薄膜 1 1 b 及び絶縁膜 1 5 間の接合強度が大きくなって、その信頼性のさらなる向上を図り得るようになる。

【0057】さらに、剥離工程及び熱処理工程での各熱処理時に、ランプアニール装置或いはレーザー照射アニール装置などの昇温レートが高いアニール装置を利用する構成としたから、それらの熱処理時におけるスループットを向上させ得るという利点がある。

【0058】本実施例では、S O I 基板 1 6 を製造するに際して、単結晶シリコン基板 1 1 は、単結晶シリコン薄膜 1 1 b の品質を確保するために、不純物濃度が一定

値に管理された製品ウェハを用いることが望ましいのに対して、ベース基板 1 4 は、絶縁膜 1 5 を介して単結晶シリコン薄膜 1 1 b を保持する機能を果すだけで十分であるから、不純物濃度を特に管理していないダミーウェハを用いることができる。

【0059】従って、ベース基板 1 4 としては安価なものを用いることができ、さらに、剥離工程を経て単結晶シリコン薄膜 1 1 b 部分が剥離された単結晶シリコン基板 1 1 については、再生用の平坦化工程を行うことで他の S O I 基板 1 6 を製造する際に再利用できて資源の有効活用を図り得るものであり、総じて製造コストの低減を図ることができるようになる。

【0060】（第2の実施の形態）図 4 には本発明の第 2 実施例が示されており、以下これについて前記第 1 実施例と異なる部分についてのみ説明する。尚、図 4 は、前記図 1 と同様に S O I 基板の製造工程を模式的な断面図により示したものである。即ち、本実施例においては、図 4（a）に示す保護膜形成工程、同図（b）に示すイオン注入工程を、第 1 実施例における保護膜形成工程（図 1（a）参照）、イオン注入工程（図 1（b）参照）と同様に行う。

【0061】図 4（c）に示す保護膜除去工程では、単結晶シリコン基板 1 1 上の汚染保護膜 1 2 の上面部分のみを除去することで、イオン注入工程により汚染保護膜 1 2 の表面付近に偏析した状態で残存する汚染物を排除し、尚且つ単結晶シリコン基板 1 1 上に汚染保護膜 1 2' を残存させる。このような保護膜除去工程においては、フッ酸水溶液などによる化学的なエッチングを用いることが一般的であるが、本実施例では、例えば、フッ酸水溶液（H F : H<sub>2</sub> O = 1 : 5 0）による化学エッチング（1 分間処理）を行った後に、その処理面に対し、化学的機械研磨を施すことにより、その平坦性を高めるようにしている。具体的には、R a（中心線平均表面粗さ）= 0. 3 n m 程度となるようにしている。

【0062】また、図 4（d）に示す絶縁膜形成工程を第 1 実施例における絶縁膜形成工程（図 1（d）参照）と同様に行い、図 4（e）、（f）に示す親水化処理工程では、単結晶シリコン基板 1 1 に残った汚染保護膜 1 2' の表面、並びにベース基板 1 4 側の絶縁膜 1 5 の表面に、第 1 実施例と同様の親水化処理を施して自然酸化膜 1 1 a 及び 1 4 a を形成する。

【0063】この後には、図 4（g）に示す貼り合わせ工程、同図（h）に示す剥離工程を、第 1 実施例における貼り合わせ工程（図 1（g）参照）、剥離工程（図 1（h）参照）と同様に行うと共に、第 1 実施例と同様の熱処理工程を行う。尚、上記のような剥離工程を実行するのに先立って、単結晶シリコン基板 1 1 とベース基板 1 4 との接合強度を高めるための熱処理を行うことも第 1 実施例と同様である。さらに、図 4（i）に示す平坦化工程を、第 1 実施例における平坦化工程（図 1（i）

参照)と同様に行うことにより、ベース基板14上に絶縁膜15を介して素子形成用の単結晶シリコン薄膜11bを設けた形態のSOI基板16'(本発明でいう半導体基板に相当)を完成させるようにしている。また、本実施例においても、単結晶シリコン基板11の再利用を図るために、図4(j)及び(k)に示すような平坦化工程を第1実施例と同様に実行する構成としている。

【0064】このような第2実施例によれば、貼り合わせ工程が行われる前に、保護膜除去工程において当該単結晶シリコン基板11上の汚染保護膜12の上面部分が除去されて、単結晶シリコン基板11上に残った汚染保護膜12'の平坦性が確保されると共に、その表面付近に偏析した状態で残存する汚染物が排除されることになるから、単結晶シリコン基板11及びベース基板14間の貼り合わせ状態を、その貼り合わせ領域の全体で均一な状態にすることができ、この結果、製造対象のSOI基板16の品質並びに歩留まりが向上するようになる。また、第1実施例と同様に、熱処理工程の実行に応じて単結晶シリコン薄膜11b(実際には汚染保護膜12')及び絶縁膜15間の接合強度を大きくできることになる。

【0065】また、この第2実施例では、保護膜除去工程(図4(c)参照)において、フッ酸水溶液による化学エッチングを行った後に、その処理面に対し化学的機械研磨を施して平坦性を高めるようにしているが、このような平坦化処理を行う理由は、次に述べる通りである。

【0066】即ち、保護膜除去工程において、単結晶シリコン基板11上の汚染保護膜12に対して、フッ酸水溶液(HF:H<sub>2</sub>O=1:50)による化学エッチング(1分間処理)のみを施した後に、親水化処理工程において、例えば、90℃に保温された(H<sub>2</sub>SO<sub>4</sub>:H<sub>2</sub>O<sub>2</sub>=4:1)混合溶液による洗浄(20分間)並びに純水による流水洗浄(20分間)を行って自然酸化膜11aを形成し、この後にベース基板14と貼り合わせる貼り合わせ工程を行った場合、図5に示すように、単結晶シリコン基板11及びベース基板14の接合強度が、比較的小さくなるという現象が発生する場合がある。具体的には、図5の例では、上記接合強度が、剥離工程で行われる400~600℃程度での熱処理時において生ずる内部ガス膨張による応力、つまり、約300(kgf/cm<sup>2</sup>)以上の応力より大幅に小さくなった接合不良状態が示されている。

【0067】このような接合不良が発生する現象は、汚染保護膜12表面の平坦性が、フッ酸水溶液による化学エッチング処理の前後で悪化しているためと考えられる。具体的には、上記化学エッチング処理の前後におけるRa(中心線平均表面粗さ)を500nm程度の領域でAFM(原子間力顕微鏡)により測定したところ、Ra=0.3nmであったものがRa=0.6nm程度に悪

化していることが判明した。また、上記化学エッチング後における親水化処理では平坦性の悪化を見受けられないことも判明している。つまり、水素イオン注入により汚染保護膜12の表面近傍がダメージを受けているため、フッ酸水溶液による化学エッチング処理時において不均一なエッチングが進行する現象が発生し、このような現象が平坦性を悪化させていると考えられる。そこで、本実施例では、保護膜除去工程において、化学エッチングを行った後に、その処理面に対し化学的機械研磨を施すことにより、平坦性をRa=0.3nm程度まで高めるようにしている。このような保護膜除去工程が実行される結果、その後の貼り合わせ工程において、単結晶シリコン基板11及びベース基板14の接合強度を十分に高め得るようになり、以てその後の剥離工程において安定した剥離現象が得られることになる。

【0068】尚、イオン注入工程の実行に伴う重金属を中心とした汚染が、汚染保護膜12の最表面における狭い範囲に偏析している場合には、上記のような保護膜除去工程を実行しなくても、その後の親水化処理工程(H<sub>2</sub>SO<sub>4</sub>=4:1、90~120℃、20分間処理:純粋による流水洗浄20分間)のみで汚染部分の除去が可能になり、しかも、この場合には、汚染部分が除去された後の汚染保護膜12表面の平坦性もほとんど悪化しない(Ra=0.35nm程度)という事情がある。このような平坦性が得られる場合には、単結晶シリコン基板11及びベース基板14の接合強度を十分に高め得るようになって、その後の剥離工程において安定した剥離現象が得られることになる。従って、汚染保護膜12の表面状態の如何によっては、前記親水化処理工程による化学エッチング機能によって保護膜除去工程を兼ねる構成とすることもできる。

【0069】(第3の実施の形態)図6には本発明の第3実施例が示されており、以下これについて第1実施例と異なる部分についてのみ説明する。即ち、第1実施例では、剥離工程及び熱処理工程の実行後において行われる平坦化工程(図1(i)参照)において、単結晶シリコン薄膜11b上の欠陥層及び微小段差を機械研磨により除去するようにしたが、本実施例では、それら欠陥層及び微小段差をエッチングにより除去する平坦化工程を実行する点に特徴を有する。

【0070】具体的には、本実施例では、まず、単結晶シリコン薄膜11b及び絶縁膜15間の貼り合わせ面の接合強度を増大させるための熱処理工程(図6(a)参照)において、単結晶シリコン薄膜11bの表面に、熱酸化または窒化処理を行うことにより、シリコン酸化物(半導体酸化物)またはシリコン窒化物(半導体窒化物)を成膜して成る被覆膜17を予め形成しておく(図6(b)参照)。このような被覆膜17の形成に伴い、単結晶シリコン薄膜11bの表面(剥離面)に存する欠陥層及び表面段差が当該被覆膜17中に取り込まれた状

態となる。

【0071】この後に、上記被覆膜17を化学的エッチングまたはドライエッチングによって除去するという平坦化工程を行うことにより、単結晶シリコン薄膜11b表面の欠陥層及び表面段差を除去し、以てその表面を平坦化する(図6(c)参照)。さらに、この後において、必要に応じて上記のような被覆膜17の形成処理及びエッチング処理を1回以上行うものであり、これにより、単結晶シリコン薄膜11bの表面の平坦度を大幅に高めることができる。また、エッチング処理後に化学的機械的研磨(CMP)を施すようにしても良く、この場合には必要となる研磨厚を小さくできる。尚、このような平坦化工程を、前記第2実施例においても行う構成としても良い。

【0072】(第4の実施の形態)図7には本発明の第4実施例が示されており、以下これについて第1実施例と異なる部分についてのみ説明する。即ち、第1実施例では、単結晶シリコン基板11を再生利用するための平坦化工程(図1(j)、(k)参照)において、単結晶シリコン基板11上の欠陥層及び微小段差を機械研磨により除去するようにしたが、本実施例では、それら欠陥層及び微小段差をエッチングにより除去する平坦化工程を実行する点に特徴を有する。

【0073】具体的には、本実施例では、まず、剥離工程が済んだ図7(a)に示すような単結晶シリコン基板11に対して、熱酸化または窒化処理を行うことにより、シリコン酸化物(半導体酸化物)またはシリコン窒化物(半導体窒化物)を成膜して成る被覆膜18を予め形成する(図7(b)参照)。このような被覆膜18の形成に伴い、単結晶シリコン基板11の表面(剥離面)に存する欠陥層及び表面段差が当該被覆膜18中に取り込まれた状態となる。

【0074】この後に、上記被覆膜18を化学的エッチングまたはドライエッチングによって除去するという平坦化工程を行うことにより、単結晶シリコン基板11表面の欠陥層及び表面段差を除去し、以てその表面を平坦化する(図7(c)参照)。さらに、この後において、必要に応じて上記のような被覆膜17の形成処理及びエッチング処理を1回以上行ったり、化学的機械的研磨(CMP)を施すようにしても良い。

【0075】(その他の実施の形態)本発明は、上記した各実施例にのみ限定されるものではなく、次のような変形また拡張が可能である。半導体基板材料としては、単結晶シリコン基板に限らず、4族元素を主体とした半導体であれば、例えば、Ge(ゲルマニウム)、SiC(炭化シリコン)、SiGe(シリコンゲルマニウム)\*

\*あるいはダイヤモンドなどの基板を用いることができ、また、多結晶シリコン基板を用いても良い。

【0076】ベース基板14としては、単結晶シリコン基板に限らず、他の半導体基板或いは絶縁性を有するセラミック基板やガラス基板などを用いることもできる。この場合、ベース基板そのものが絶縁性を有するものであれば、ベース基板上に絶縁膜15を別途に形成する工程を行う必要がなくなる。

【0077】親水化処理工程では、硫酸と過酸化水素水との混合溶液による洗浄及び純水による流水洗浄を順次行うことにより、自然酸化膜を形成する構成としたが、例えば、親水化対象面(第1実施例の場合は、単結晶シリコン基板11のイオン注入側の表面並びにベース基板14側の絶縁膜15の表面、第2実施例の場合は、汚染保護膜12'の表面並びにベース基板14側の絶縁膜15の表面)にフッ酸処理を施した後に、純水による流水洗浄を行うことにより、その親水化対象面に水酸基を付着させる処理を行う構成としても良い。また、剥離工程及び熱処理工程による熱処理を、一連のアニール処理として実行する構成としても良い。

【図面の簡単な説明】

【図1】本発明の第1実施例による製造工程の全体の流れを模式的に示す縦断面図

【図2】熱処理温度と基板間の接合強度並びに基板内での水素ガス膨張による応力との関係を示す特性図

【図3】水素イオンの注入深さと水素濃度との関係を示す特性図

【図4】本発明の第2実施例による製造工程の全体の流れを模式的に示す縦断面図

【図5】熱処理温度と基板間の接合強度並びに基板内での水素ガス膨張による応力との関係を示す特性図

【図6】本発明の第3実施例による製造工程の要部を模式的に示す縦断面図

【図7】本発明の第4実施例による製造工程の要部を模式的に示す縦断面図

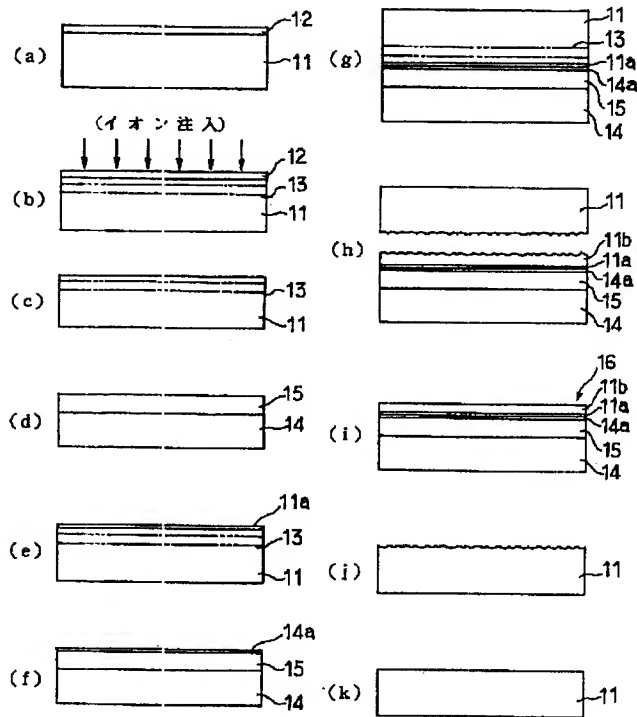
【図8】従来の製造工程例を模式的に示す縦断面図

【図9】同製造工程において発生する現象を説明するための模式的縦断面図

【符号の説明】

11は単結晶シリコン基板(半導体基板材料)、11aは自然酸化膜、11bは単結晶シリコン薄膜(半導体層)、12は汚染保護膜、13はイオン注入層、14はベース基板、14aは自然酸化膜、15は絶縁膜、16、16'はSOI基板(半導体基板)、17は被覆膜を示す。

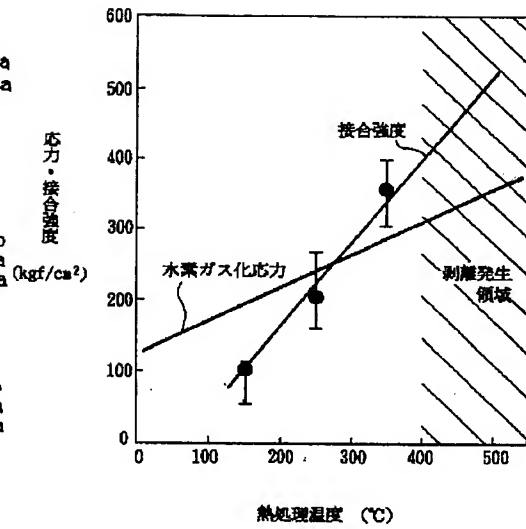
【図 1】



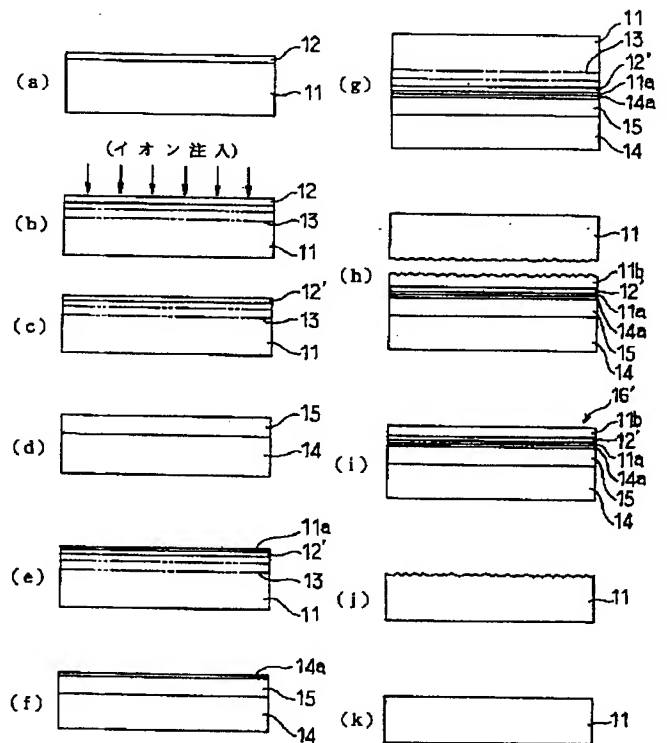
11: 半導体基板材料  
11a: 自然酸化膜  
11b: 半導体層  
12: 汚染保護膜  
13: イオン注入層

14: ベース基板  
14a: 自然酸化膜  
15: 絶縁膜  
16: 半導体基板

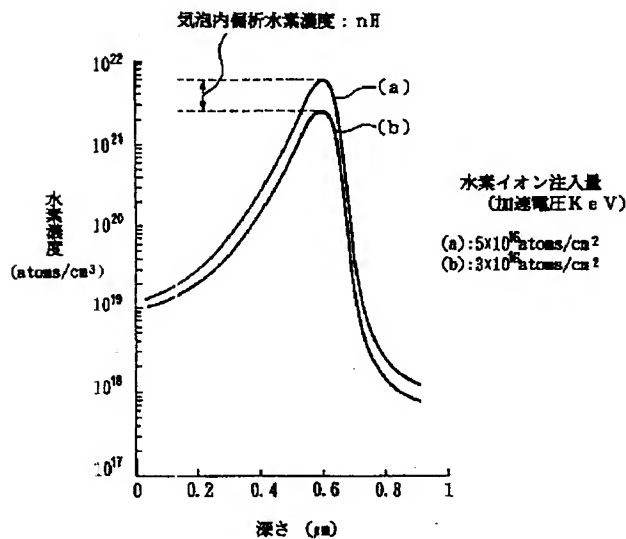
【図 2】



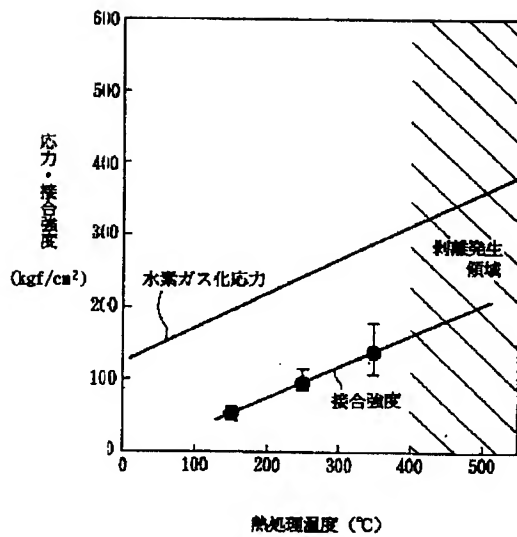
【図 4】



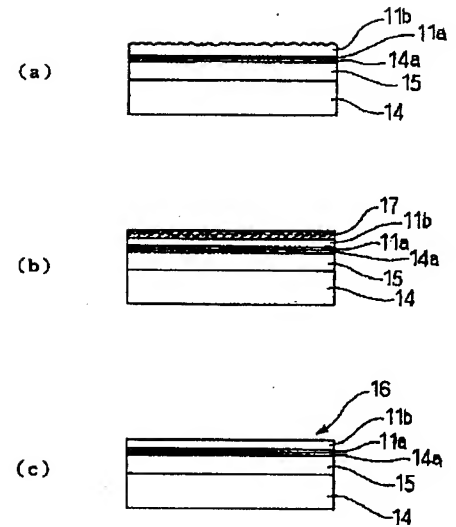
【図 3】



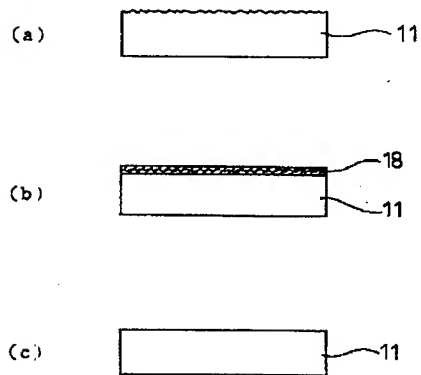
【図5】



【図6】



【図7】



【図8】

